

This Page Is Inserted by IFW Operations  
and is not a part of the Official Record

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning documents *will not* correct images,  
please do not report the images to the  
Image Problem Mailbox.**

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 08-286636

(43)Date of publication of application : 01.11.1996

(51)Int.Cl.

G09G 3/28  
H04N 5/66

(21)Application number : 07-089416

(71)Applicant : PIONEER ELECTRON CORP

(22)Date of filing : 14.04.1995

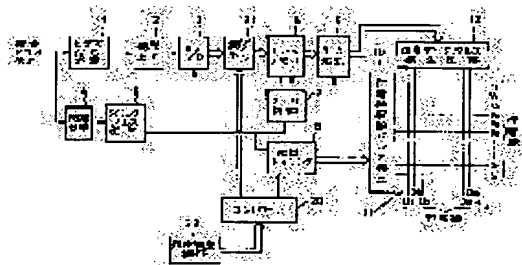
(72)Inventor : NAGAKUBO TETSURO

## (54) LUMINANCE ADJUSTING DEVICE IN PLASMA DISPLAY PANEL

### (57)Abstract:

**PURPOSE:** To continuously adjust the luminance of a plasma display panel by adjusting the number of discharges interlocked with the gain adjustment of the pixel data according to luminance adjustment.

**CONSTITUTION:** The plasma display panel 11 starts discharge light emission answering to a pixel data pulse when a scan pulse is applied from a row electrode drive pulse generation circuit 10, and maintains the light emission state ranging to a period when a maintenance pulse is applied. Thereafter, the discharge light emission is stopped by applying an erase pulse from the row electrode drive pulse generation circuit 10. A luminance adjusting operation device 22 generates a luminance adjusting signal answering to a luminance level set by luminance adjusting operation of a user to supply it to a controller 20. The controller 20 executes luminance adjusting control based on the luminance adjusting signal supplied from the luminance adjusting operation device 22. Then, the continuous luminance adjustment according to luminance adjusting operation is made possible by executing the gain adjustment of the image data interlocked with the stepwise adjustment of the number of discharge light emissions.



## LEGAL STATUS

[Date of request for examination] 08.03.2001

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平8-286636

(43) 公開日 平成8年(1996)11月1日

(51) Int.Cl. <sup>6</sup>	識別記号	庁内整理番号	F I	技術表示箇所
G 0 9 G 3/28		4237-5H	G 0 9 G 3/28	K
H 0 4 N 5/66	1 0 1		H 0 4 N 5/66	1 0 1 B

審査請求 未請求 請求項の数 3 O L (全 10 頁)

(21) 出願番号 特願平7-89416

(22) 出願日 平成7年(1995)4月14日

(71) 出願人 000005016

バイオニア株式会社

東京都目黒区目黒1丁目4番1号

(72) 発明者 長久保 哲朗

山梨県甲府市大里町465番地バイオニア株式会社ディスプレイ研究所内

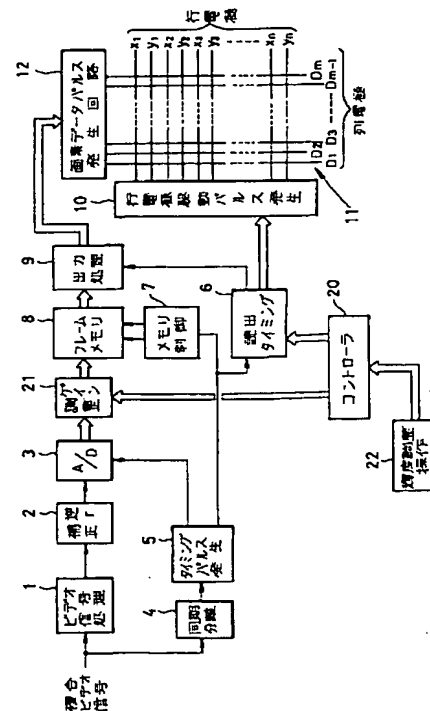
(74) 代理人 弁理士 藤村 元彦

(54) 【発明の名称】 プラズマディスプレイパネルにおける輝度調整装置

(57) 【要約】

【目的】 パネル全体の輝度を連続的に調整可能なプラズマディスプレイパネルにおける輝度調整装置を提供することを目的とする。

【構成】 輝度調整に応じて放電発光回数の調整と画素データのゲイン調整とを連動して行う。



1

## 【特許請求の範囲】

【請求項 1】 1 フィールドの画像情報を輝度の大きさに応じた複数の画素データに分割してこの輝度の大きさに応じて前記画素データ各々における発光回数を設定して発光駆動を行うことにより階調表示を行うプラズマディスプレイパネルにおける輝度調整装置であって、調整すべき輝度レベルに対応した輝度調整信号を発生する輝度調整信号発生手段と、前記輝度調整信号の値が、互いに異なる範囲によって分けられる複数の領域の内のいずれの領域に該当するかを判定する領域判定手段と、前記領域判定手段にて判定された判定領域に対応した発光回数を設定する発光回数設定手段と、前記判定領域に対応したゲイン特性にて前記画素データのゲイン調整を行うゲイン調整手段とを有することを特徴とするプラズマディスプレイパネルにおける輝度調整装置。

【請求項 2】 前記輝度調整信号発生手段は、少なくとも 1 フィールド分の前記画素データに基づいて得られた平均輝度レベルに対応した信号を前記輝度調整信号として発生することを特徴とする請求項 1 記載のプラズマディスプレイパネルにおける輝度調整装置。

【請求項 3】 前記ゲイン調整手段は、逆 $\gamma$ 補正関数に応じて逆 $\gamma$ 補正する手段を含み、前記ゲイン特性に応じて逆 $\gamma$ 補正関数のゲインを調整して画素データのゲイン調整及び逆 $\gamma$ 補正を行うことを特徴とする請求項 1 記載のプラズマディスプレイパネルにおける輝度調整装置。

## 【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、ガス放電発光を利用して画像表示を行うプラズマディスプレイ装置に関し、特に、その輝度調整装置に関する。

【0002】

【従来の技術】 電子ディスプレイデバイスとしてのプラズマディスプレイパネル（以下、PDP と称する）は、薄形の 2 次画面表示器として近時種々の研究がなされている。かかる PDP においては各画素を構成する素子が、発光及び非発光の 2 状態しかもたないので、供給されたビデオ信号に対応した中間調の輝度を得べく、いわゆるサブフィールド駆動方式による輝度階調表示を実行するようにしている。

【0003】 図 1 は、256 輝度階調表示を行う場合における 1 フィールド期間中の各サブフィールドの放電発光回数を示す図である。かかる 256 輝度階調表示動作においては、ビデオ信号における 1 フィールド期間を、第 1 サブフィールド SF1 ～ 第 8 サブフィールド SF8 の各サブフィールドに分割する。更に、供給されてくるビデオ信号を 1 フィールド分毎に、夫々 128:64:32:16:8:4:2:1 なる重みづけした 8 つの輝度成分に分離して、第 1 モード画素データ～第 8 モード画素データを生成す

2

る。この際、かかる第 1 モード画素データとは、ビデオ信号中の最高輝度成分に対応したものであり、このモード次数が高くなるほど高輝度成分の重み付けが低くなる。次に、これら第 1 モード画素データ～第 8 モード画素データ夫々を、上述の如き第 1 サブフィールド SF1 ～ 第 8 サブフィールド SF8 各々に割り当てて、第 1 サブフィールド SF1 から順次放電発光動作を実行する。

【0004】 先ず、第 1 サブフィールド SF1 においては、最高輝度成分に対応した第 1 モード画素データを用いた放電発光を 512 回繰り返して実行する。次に、第 2 サブフィールド SF2 においては、かかる第 1 モード画素データよりも 1 ランク低輝度の第 2 モード画素データを用いた放電発光を 256 回繰り返して実行する。次に、第 3 サブフィールド SF3 においては、かかる第 2 モード画素データよりも 1 ランク低輝度の第 3 モード画素データを用いた放電発光を 256 回繰り返して実行する。

【0005】 以下同様にして、2<sup>nd</sup>段階にて発光回数 N を減少させつつ第 4 サブフィールド SF4 ～ 第 8 サブフィールド SF8 まで放電発光動作を実施することにより、256 段階の輝度を表現し得る表示が為されるのである。例えば、ディスプレイパネル上の所定の 1 画素に着目して、この 1 画素に対応した画素データが (1, 0, 1, 0, 0, 0, 0, 0) である場合を想定する。この際、第 1 モード画素データ及び第 3 モード画素データが「1」であり、他のモード画素データは「0」である。よって、上記所定の 1 画素においては、図 1 における第 1 サブフィールド SF1 ～ 第 8 サブフィールド SF8 の内、第 1 サブフィールド SF1 及び第 3 サブフィールド SF3 においてのみ放電発光が実施されることになる。つまり、かかる 1 フィールド中においては、 $512 + 128 = 640$  回の放電発光が実行され、この 640 回の放電発光に応じた輝度が視覚上において得られるのである。

【0006】 以上の如く、かかるディスプレイ装置においては、1 フィールド期間中に実施する放電発光の回数によって、供給されたビデオ信号に対応した中間調の輝度を得るようにしているのである。そこで、図 1 にて示されるサブフィールド SF1 ～ サブフィールド SF8 各々における発光回数を、上述した如き 128:64:32:16:8:4:2:1 なる重みづけの関係を維持しつつ図 2 にて示されるが如く変更すれば、発光及び非発光の 2 状態しかもたない PDP 及び EL の如きディスプレイパネルにおいても、輝度レベルの調整を行うことが可能となるのである。

【0007】 かかる図 2 において、パネル全体の輝度レベルを最大にしたい場合には、輝度モード 1 を設定する。かかる輝度モード 1 においては、最も発光回数の多いサブフィールド SF1 では 512 回、SF2 = 256 回、・・・SF7 = 8 回、最も発光回数の少ないサブフィールド SF8 では 4 回の放電発光が実施される。かか

る輝度モード1によって放電発光が実施されると、図3 (a) の斜線にて示される期間において放電発光が実施され、その1フィールド期間中に実施される最大の総発光回数は1020回となる。

【0008】ここで、パネル全体の輝度レベルをかかると、輝度モード1よりも1ランク低輝度に調整したい場合には、輝度モード2の設定を行う。この際、かかる輝度モード2においては、最も発光回数の多いサブフィールドSF1では384回、SF2=192回、・・・SF7=6回、最も発光回数の少ないサブフィールドSF8では3回の放電発光が実施される。つまり、かかる輝度モード2においては、サブフィールドSF8における発光回数を輝度モード1のサブフィールドSF8における発光回数4よりも1つ減らして3回にし、これを基準として上記128:64:32:16:8:4:2:1なる関係を持たせて、その他のサブフィールドにおける発光回数を決定しているのである。かかる輝度モード2により放電発光が実施されると、図3 (b) の斜線にて示される期間において放電発光が実施されて、その1フィールド期間中に実施される最大の総発光回数は765回となる。この際、パネル全体の輝度レベルは、上記輝度モード1の設定状態にて発光表示が実施されている場合の75%となる。

【0009】同様に、輝度モードの設定を輝度モード3、輝度モード4へと変更させることにより、パネル全体の輝度を50%、25%の如く段階的に調整することが出来るのである。しかしながら、かかる輝度調整はあくまで輝度モード1~4による4段階であり、連続的に輝度の調整が出来ないという問題があった。

【0010】

【発明が解決しようとする課題】本発明はかかる問題を解決すべくなされたものであり、パネル全体の輝度を連続的に調整可能なプラズマディスプレイパネルにおける輝度調整装置を提供することを目的とする。

【0011】

【課題を解決するための手段】本発明によるプラズマディスプレイパネルにおける輝度調整装置は、1フィールドの画像情報を輝度の大きさに応じた複数の画素データに分割してこの輝度の大きさに応じて前記画素データ各々における発光回数を設定して発光駆動を行うことにより階調表示を行うプラズマディスプレイパネルにおける輝度調整装置であって、調整すべき輝度レベルに対応した輝度調整信号を発生する輝度調整信号発生手段と、前記輝度調整信号の値が、互いに異なる範囲によって分けられる複数の領域の内のいずれの領域に該当するかを判定する領域判定手段と、前記領域判定手段にて判定された判定領域に対応した発光回数を設定する発光回数設定手段と、前記判定領域に対応したゲイン特性にて前記画素データのゲイン調整を行うゲイン調整手段とを有する。

【0012】

【作用】本発明においては、輝度調整に応じて、放電発光回数の調整と、画素データのゲイン調整とを連動して行うことによりプラズマディスプレイパネルの輝度を連続的に調整可能とする。

【0013】

【実施例】図4は、本発明による輝度調整装置を備えたプラズマディスプレイ装置の構成を示す図である。図4において、ビデオ信号処理回路1は、供給された複合ビデオ信号から赤色映像成分に対応したRビデオ信号、緑色映像成分に対応したGビデオ信号、及び青色映像成分に対応したBビデオ信号を夫々分離抽出して、これらを逆γ補正回路2に供給する。

【0014】逆γ補正回路2は、これらRビデオ信号、Gビデオ信号及びBビデオ信号における各信号レベルを、後述するPDP（プラズマディスプレイパネル）11の入力輝度特性に合わせるべく、図5にて示されるが如き非線形な変換特性にて変換するものである。この際、得られた補正Rビデオ信号、補正Gビデオ信号及び補正Bビデオ信号は、A/D変換回路3に供給される。同期分離回路4は、上記複合ビデオ信号中から水平及び垂直同期信号を抽出してこれらをタイミングパルス発生回路4に供給する。タイミングパルス発生回路5は、これら水平及び垂直同期信号に基づいた種々のタイミングパルスを発生する。A/D変換回路3は、タイミングパルス発生回路5から供給されたタイミングパルスに同期して、上記補正Rビデオ信号、補正Gビデオ信号及び補正Bビデオ信号各々を夫々デジタルのR画素データ、G画素データ及びB画素データに変換して、これらをゲイン調整回路21に供給する。

【0015】ゲイン調整回路21は、後述するコントローラ20から供給されたゲイン調整信号に応じて、上記R画素データ、G画素データ及びB画素データ各々のゲイン調整を行って得られた調整R画素データ、調整G画素データ及び調整B画素データ各々をフレームメモリ8に供給する。図6は、かかるゲイン調整回路21の内部構成の一例を示す図である。

【0016】図6において、乗算器211は、上記R画素データが示すデータ値に上記コントローラ20から供給されたゲイン調整信号を乗算して得られた乗算結果を調整R画素データとしてフレームメモリ8に供給する。又、乗算器212は、上記G画素データが示すデータ値に、上記ゲイン調整信号を乗算して得られた乗算結果を調整G画素データとしてフレームメモリ8に供給する。又、乗算器213は、上記B画素データが示すデータ値に、上記ゲイン調整信号を乗算して得られた乗算結果を調整B画素データとしてフレームメモリ8に供給する。メモリ制御回路7は、タイミングパルス発生回路5から供給されたタイミングパルスに同期した書込信号及び読出信号をフレームメモリ8に供給する。フレームメモリ8は、かかる書込信号に応じて、上記ゲイン調整回路2

5

1から供給された各調整画素データを順次取り込む。  
又、フレームメモリ8は、かかる読出信号に応じて、このフレームメモリ8内に記憶されている画素データを順次読み出して次段の出力処理回路9へ供給する。

【0017】読出タイミング信号発生回路6は、画素データパルスの供給タイミングに対応したタイミング信号を発生してこれを出力処理回路9に供給する。又、読出タイミング信号発生回路6は、後述するコントローラ20から供給された輝度モード設定信号に応じて、図2にて示される輝度モード1~4の内のいずれかの輝度モードに設定される。この際、読出タイミング信号発生回路6は、この設定された輝度モードに対応した発光回数にて放電発光を実施すべく、放電発光を開始させるための走査パルス、放電状態を維持させるための維持パルス、及び放電発光を停止させるための消去パルス各々のPDP11（後述する）に対する印加供給タイミング信号を発生してこれらを行電極駆動パルス発生回路10に供給する。例えば、図2にて示される輝度モード2が設定された場合、そのサブフィールドSF1の期間においては、先ず、走査パルス用の供給タイミング信号を行電極駆動パルス発生回路10に供給し、次に、維持パルス用の供給タイミング信号を384回連続して行電極駆動パルス発生回路10に供給する。最後に消去パルス信号を行電極駆動パルス発生回路10に供給する。出力処理回路9は、上記フレームメモリ8から供給された画素データ1フィールド毎にその輝度階調に対応した第1~第8モード画素データを生成し、これらを読出タイミング信号発生回路6からのタイミング信号に同期して画素データパルス発生回路12に供給する。

【0018】行電極駆動パルス発生回路10は、読出タイミング信号発生回路6から供給された各種タイミング信号にตอบสนองして、上記走査パルス、維持パルス、及び消去パルスを夫々発生してPDP（プラズマディスプレイパネル）11の行電極Y<sub>1</sub>~Y<sub>n</sub>及びX<sub>1</sub>~X<sub>n</sub>に供給する。画素データパルス発生回路12は、出力処理回路9から供給された1フィールド分の画素データの論理「1」又は「0」夫々に対応した電圧値を有する画素データパルスを発生してこれを各行毎に分割し、この分割した各行毎の画素データパルスを時分割にて列電極D<sub>1</sub>~D<sub>m</sub>へ印加する。

【0019】PDP11は、行電極駆動パルス発生回路10から上記走査パルスが印加された際に画素データパルスに対応した放電発光を開始して、上記維持パルスが印加されている期間に亘ってこの発光状態を維持する。その後、行電極駆動パルス発生回路10から上記消去パルスが印加されることにより放電発光を停止する。輝度調整操作装置22は、使用者の輝度調整操作にて設定された輝度レベルに対応した輝度調整信号を発生してこれをコントローラ20に供給する。例えば、使用者の操作にて最大輝度レベルが設定された場合には、データ値

6

「1.0」の輝度調整信号が上記コントローラ20に供給される。又、使用者がこの最大輝度レベルの90%の輝度レベル設定を行った場合には、データ値「0.9」の輝度調整信号が上記コントローラ20に供給される。

【0020】コントローラ20は、例えば、CPU（中央処理装置）、ROM（リードオンリーメモリ）、RAM（ランダムアクセスメモリ）等からなるマイクロコンピュータから構成される。かかるコントローラ20は、上記ROMに予め記憶されているソフトウェアに従って、プラズマディスプレイ装置全体の動作制御を行う。この際、かかるソフトウェア実行中において輝度調整制御サブルーチンが実施されると、コントローラ20は、上記輝度調整操作装置22から供給された輝度調整信号に基づいた輝度調整制御を実施する。

【0021】図7は、かかる輝度調整制御サブルーチンフローを示す図である。図7において、先ず、コントローラ20のCPUは、上記輝度調整操作装置22から供給された輝度調整信号を取り込んで、これをCPUに内蔵されているレジスタGに記憶する（ステップS1）。次に、CPUは、このレジスタGに記憶されている輝度調整信号の示すデータ値が「0.75」よりも大であるか否かを判定する（ステップS2）。このステップS2において、輝度調整信号の示すデータ値が「0.75」よりも大であると判定されると、CPUは、図2にて示される輝度モード1~4の内、輝度モード1を設定すべき輝度モード設定信号を読出タイミング信号発生回路6に供給する（ステップS3）。かかるステップS3の実行に応じて、読出タイミング信号発生回路6は、図2にて示される輝度モード1の設定状態となる。この際、行電極駆動パルス発生回路10は、かかる輝度モード1が示す各サブフィールド毎の放電発光を実施すべき走査パルス、維持パルス、及び消去パルス各々を発生してこれらを行電極駆動パルス発生回路10に印加する。次に、CPUは、上記レジスタGに記憶されている輝度調整信号をそのままゲイン調整信号としてゲイン調整回路21に供給する（ステップS4）。かかるステップS4の実行により、上記ゲイン調整回路21は、A/D変換回路3から供給されたR画素データ、G画素データ及びB画素データ各々に対して、この供給されたゲイン調整信号に基づいたゲイン調整を施して、得られた調整R画素データ、調整G画素データ及び調整B画素データ各々をフレームメモリ8に供給する。

【0022】又、上記ステップS2において、輝度調整信号の示すデータ値が「0.75」よりも大でないと判定されると、CPUは、この輝度調整信号の示すデータ値が「0.5」よりも大であるか否かの判定を行う（ステップS5）。かかるステップS5において、輝度調整信号の示すデータ値が「0.5」よりも大であると判定されると、CPUは、図2にて示される輝度モード1~4の内、輝度モード2を設定すべき輝度モード設定信号

7

を讀出タイミング信号発生回路 6 に供給する (ステップ S 6)。かかるステップ S 6 の実行に応じて、讀出タイミング信号発生回路 6 は、図 2 にて示される輝度モード 2 の設定状態となる。この際、行電極駆動パルス発生回路 10 は、かかる輝度モード 2 が示す各サブフィールド毎の放電発光を実施すべく、走査パルス、維持パルス、及び消去パルス各々を発生してこれらを PDP 11 に印加する。次に、CPU は、上記レジスタ G に記憶されている輝度調整信号に、 $1/0.75$  を乗算した信号をゲイン調整信号としてゲイン調整回路 21 に供給する (ステップ S 7)。かかるステップ S 7 の実行により、上記ゲイン調整回路 21 は、A/D 変換回路 3 から供給された R 画素データ、G 画素データ及び B 画素データ各々に対して、かかるゲイン調整信号に基づいたゲイン調整を施して、得られた調整 R 画素データ、調整 G 画素データ及び調整 B 画素データ各々をフレームメモリ 8 に供給する。

【0023】又、上記ステップ S 5 において、輝度調整信号の示すデータ値が「0.5」よりも大ではないと判定されると、CPU は、この輝度調整信号の示すデータ値が「0.25」よりも大であるか否かの判定を行う

(ステップ S 8)。かかるステップ S 8 において、輝度調整信号の示すデータ値が「0.25」よりも大であると判定されると、CPU は、図 2 にて示される輝度モード 1~4 の内、輝度モード 3 を設定すべき輝度モード設定信号を讀出タイミング信号発生回路 6 に供給する (ステップ S 9)。かかるステップ S 9 の実行に応じて、讀出タイミング信号発生回路 6 は、図 2 にて示される輝度モード 3 の設定状態となり、この際、行電極駆動パルス発生回路 10 は、かかる輝度モード 3 が示す各サブフィールド毎の放電発光を実施すべく走査パルス、維持パルス、及び消去パルス各々を発生してこれらを PDP 11 に印加する。次に、CPU は、上記レジスタ G に記憶されている輝度調整信号に  $1/0.5$ 、すなわち 2 を乗算した信号をゲイン調整信号としてゲイン調整回路 21 に供給する (ステップ S 10)。かかるステップ S 10 の実行により、上記ゲイン調整回路 21 は、A/D 変換回路 3 から供給された R 画素データ、G 画素データ及び B 画素データ各々に対して、かかるゲイン調整信号に基づいたゲイン調整を施して得られた調整 R 画素データ、調整 G 画素データ及び調整 B 画素データ各々をフレームメモリ 8 に供給する。

【0024】又、かかるステップ S 8 において、輝度調整信号の示すデータ値が「0.25」よりも大でないとして判定されると、CPU は、図 2 にて示される輝度モード 1~4 の内、輝度モード 4 を設定すべき輝度モード設定信号を讀出タイミング信号発生回路 6 に供給する (ステップ S 11)。かかるステップ S 11 の実行に応じて、讀出タイミング信号発生回路 6 は、図 2 にて示される輝度モード 4 の設定状態となり、この際、行電極駆動パ

8

ス発生回路 10 は、かかる輝度モード 4 が示す各サブフィールド毎の放電発光を実施すべく走査パルス、維持パルス、及び消去パルス各々を発生してこれらを PDP 11 に印加する。次に、CPU は、上記レジスタ G に記憶されている輝度調整信号に、 $1/0.25$ 、すなわち 4 を乗算した信号をゲイン調整信号としてゲイン調整回路 21 に供給する (ステップ S 12)。かかるステップ S 12 の実行により、上記ゲイン調整回路 21 は、A/D 変換回路 3 から供給された R 画素データ、G 画素データ及び B 画素データ各々に対して、かかるゲイン調整信号に基づいたゲイン調整を施して得られた調整 R 画素データ、調整 G 画素データ及び調整 B 画素データ各々をフレームメモリ 8 に供給する。

【0025】つまり、上記ステップ S 2、S 5、S 8 は、輝度調整信号の値が「0.75 より大」、 $[0.75 \sim 0.5]$ 、 $[0.5 \sim 0.25]$ 、及び「0.25 より小」各々の領域の内のいずれの領域に該当するかを判定する領域判定手段であり、上記ステップ S 3、S 6、S 9、S 11 は、この判定された領域に対応した発光回数を設定する発光回数設定手段である。

【0026】ここで、上記ステップ S 4、S 7、S 10、S 12 のいずれかが実行終了すると、CPU は、この輝度調整制御サブルーチンフローを抜けてプラズマディスプレイ装置全体の動作制御を行うメインフローの実行に戻る。図 8 は、かかる輝度調整制御サブルーチンの実行により為される輝度調整信号-ゲイン調整信号変換動作を説明するための図である。

【0027】図 8 において、使用者の輝度調整操作によって得られた輝度調整信号がその最大輝度レベルに相当する「1.0」~「0.75」の範囲の領域内にある場合には、輝度モード 1 による放電発光が実施される。この際、図 8 に示されるが如く  $Y_1 = X$  なる変換関数にてかかる輝度調整信号がゲイン調整信号に変換される。つまり、輝度調整信号の値が「1.0」~「0.75」の範囲領域内にある場合には、図 8 に示されるが如き  $Y_1$  なるゲイン特性にて R、G、B 各画素データに対するゲイン調整が為されるのである。

【0028】又、使用者の輝度調整操作によって得られた輝度調整信号が「0.75」~「0.5」の範囲の領域内にある場合においては、輝度モード 2 による放電発光が実施される。この際、図 8 に示されるが如く  $Y_2 =$

$(1/0.75)X = (4/3)X$  なる変換関数にてかかる輝度調整信号がゲイン調整信号に変換される。つまり、輝度調整信号の値が「0.75」~「0.5」の範囲領域内にある場合には、図 8 に示されるが如き  $Y_2$  なるゲイン特性にて R、G、B 各画素データに対するゲイン調整が為されるのである。

【0029】又、使用者の輝度調整操作によって得られた輝度調整信号が「0.5」~「0.25」の範囲の領域内にある場合においては、輝度モード 3 による放電発光

が実施される。この際、図 8 に示されるが如く  $Y_3 = (1/0.5) X = 2 X$  なる変換関数にてかかる輝度調整信号がゲイン調整信号に変換される。つまり、輝度調整信号の値が「0.5」～「0.25」の範囲領域内にある場合には、図 8 に示されるが如き  $Y_3$  なるゲイン特性にて R、G、B 各画素データに対するゲイン調整が為されるのである。

【0030】更に、使用者の輝度調整操作によって得られた輝度調整信号が「0.25」よりも小なる場合においては、輝度モード 4 による放電発光が実施される。この際、図 8 に示されるが如く  $Y_4 = (1/0.25) X = 4 X$  なる変換関数にてかかる輝度調整信号がゲイン調整信号に変換される。つまり、輝度調整信号の値が「0.25」よりも小なる場合には、図 8 に示されるが如き  $Y_4$  なるゲイン特性にて R、G、B 各画素データに対するゲイン調整が為されるのである。

【0031】例えば、初期状態として輝度モード 1 による発光表示が為されている場合においてパネル輝度を下げるべく輝度調整がなされると、先ず、画素データのゲインを  $Y_1$  なるゲイン特性に従って下げることにによりパネル輝度の低下調整を行う。この際、かかる画素データのゲイン低下により、パネル輝度のみならず画像のリニアリティーも低下してしまうが、本発明においては、この画像のリニアリティーが所定よりも低下する前に、輝度モード 2 による発光表示に移行して、発光回数を減らすことによる輝度低下調整に移行するのである。この際、発光回数が減ることにより輝度が低下するので、画素データのゲイン特性を  $Y_2$  に変更してゲイン特性を上げて画像のリニアリティーを保たせるのである。

【0032】以上の如く、かかるプラズマディスプレイパネルにおける輝度調整装置においては、画素データのゲイン調整と放電発光回数の段階的調整（輝度モード 1～4）とを連動して実施することにより、図 9 に示されるが如く、輝度調整操作に応じた連続的な輝度調整を可能としているのである。尚、上記実施例においては、手動による輝度調整操作について説明したが、かかる輝度調整を電力制限装置（CRT の場合の ABL 回路に対応したもの）として適用することも出来る。すなわち、PDP の場合、輝度と消費電力とは略比例関係にあるので、輝度を自動的に調整することにより電力制限が達成される。

【0033】図 10 は、かかるプラズマディスプレイ装置に電力制限装置（自動輝度制限装置）を適用した場合の構成を示す図である。尚、かかる図 10 において、図 4 に示されている機能モジュールと同一機能を有する機能モジュールには、同一符号が付されている。かかる図 10 において、ビデオ信号処理回路 1 は、供給された複合ビデオ信号から赤色映像成分に対応した R ビデオ信号、緑色映像成分に対応した G ビデオ信号、及び青色映像成分に対応した B ビデオ信号を夫々分離抽出して、こ

れらを A/D 変換回路 3 に供給する。

【0034】A/D 変換回路 3 は、タイミングパルス発生回路 5 から供給されたタイミングパルスに同期して、上記 R ビデオ信号、G ビデオ信号及び B ビデオ信号各々を夫々デジタルの R 画素データ、G 画素データ及び B 画素データに変換して、これらを平均輝度レベル検出回路 2 3 及び逆  $\gamma$  補正回路 2 4 の各々に供給する。逆  $\gamma$  補正回路 2 4 は、これら R 画素データ、G 画素データ及び B 画素データ各々の画素データ値を、図 5 にて示されるが如き非線形な変換特性にて変換して、この際、得られた補正 R 画素データ、補正 G 画素データ及び補正 B 画素データの各々をゲイン調整回路 2 1 に供給する。

【0035】平均輝度レベル検出回路 2 3 は、同期分離回路 4 から垂直同期信号が供給される度に、画面 1 フィールド分の R 画素データ、G 画素データ及び B 画素データに基づいた平均輝度レベルを検出し、この平均輝度レベルに対応した平均輝度レベル信号をコントローラ 2 0' に供給する。尚、平均輝度レベル検出回路 2 3 は、複数フィールド分の平均輝度レベルを検出するようにしても良い。

【0036】輝度調整操作装置 2 2 は、使用者の輝度調整操作にて設定された輝度レベルに対応した輝度調整信号を発生してこれをコントローラ 2 0' に供給する。例えば、使用者の操作にて最大輝度レベルが設定された場合には、データ値「1.0」の輝度調整信号が上記コントローラ 2 0' に供給される。又、使用者がこの最大輝度レベルの 90% の輝度レベル設定を行った場合には、データ値「0.9」の輝度調整信号が上記コントローラ 2 0' に供給される。

【0037】コントローラ 2 0' は、先ず、上述した平均輝度レベル検出回路 2 3 から供給された平均輝度レベル信号に応じて、図 11 にて示されるが如き、平均輝度レベルが所定値 K より大なる場合に輝度を制限する輝度制限信号 K' を得る。次に、コントローラ 2 0' は、この輝度制限信号 K' に、上記輝度調整操作装置 2 2 から供給された輝度調整信号を乗算した値を最終的な輝度調整信号として、上記図 7 にて示される輝度調整制御サブルーチンフローを実施する。

【0038】コントローラ 2 0' は、かかる輝度調整制御サブルーチンの実行により得られた輝度モード設定信号を讀出タイミング信号発生回路 6 に供給する。更に、コントローラ 2 0' は、かかる輝度調整制御サブルーチンの実行により得られたゲイン調整信号をゲイン調整回路 2 1 に供給する。以上の如く、かかる図 10 に示される実施例においては、1 画面（複数画面）分の画素データに基づいて求めた平均輝度レベルが、図 11 に示されるが如き所定レベル K よりも大なる場合のみに、その大なる分だけ輝度レベルを下げるべく自動的に輝度調整を行う構成となっている。よって、かかる ABL 動作によれば、パネルの発光輝度が所定レベルを越えた場合に



は、これを抑制するように連続的な輝度レベル低下調整が為されるので、不自然な輝度変化を生じさせることなく発光輝度を抑制した低消費電力発光が可能となるのである。

#### 【0039】

【発明の効果】以上の如く、本発明によるプラズマディスプレイパネルにおける輝度調整装置においては、輝度調整に応じて放電発光回数の調整と画素データのゲイン調整とを連動して行う構成としている。よって、本発明によれば、発光及び非発光の2状態しかもたないプラズマディスプレイパネルにおいても、画像のリニアリティーを損なうことなく、連続的に輝度レベルが変化する輝度調整を行うことが可能となるのである。

#### 【図面の簡単な説明】

【図1】256輝度階調表示において1フィールド期間中に実施される放電発光回数を示す図である。

【図2】各輝度モードと放電発光回数との対応を示す図である。

【図3】各輝度モードにおける放電発光期間を対比するための図である。

【図4】本発明による輝度調整装置を備えたプラズマデ

ィスプレイ装置の構成を示す図である。

【図5】逆 $\gamma$ 補正回路2による変換特性を示す図である。

【図6】ゲイン調整回路21の内部構成を示す図である。

【図7】輝度調整制御サブルーチンフローを示す図である。

【図8】輝度調整信号—ゲイン調整信号変換動作を説明するための図である。

10 【図9】輝度調整信号—パネル輝度の対応関係を示す図である。

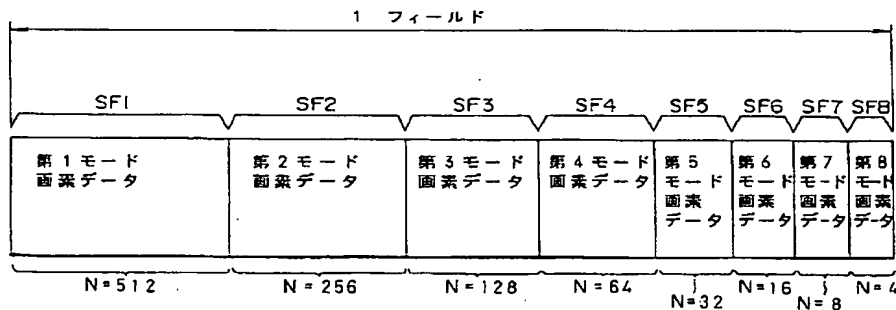
【図10】本発明の他の実施例による輝度調整装置を備えたプラズマディスプレイ装置の構成を示す図である。

【図11】平均輝度レベル信号—輝度調整信号変換動作を説明するための図である。

#### 【主要部分の符号の説明】

- 6 読出タイミング発生回路
- 20 コントローラ
- 21 ゲイン調整回路
- 22 輝度調整操作装置
- 23 平均輝度レベル検出回路

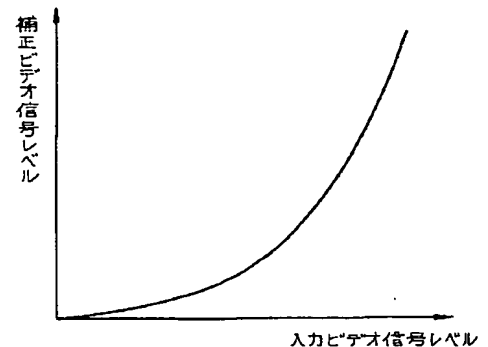
【図1】



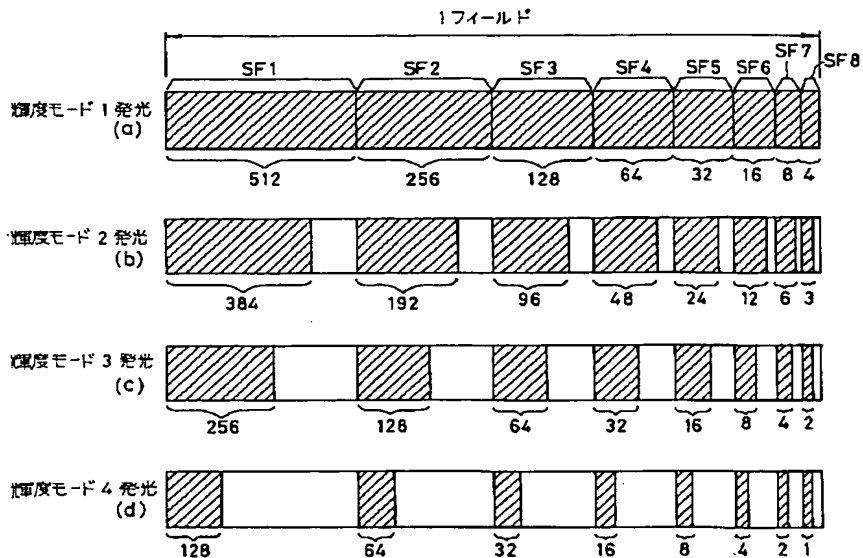
【図2】

	サブフィールド								総発光回数
	SF1	SF2	SF3	SF4	SF5	SF6	SF7	SF8	
輝度モード1	512	256	128	64	32	16	8	4	1020 (100%)
輝度モード2	384	192	96	48	24	12	6	3	765 (75%)
輝度モード3	256	128	64	32	16	8	4	2	510 (50%)
輝度モード4	128	64	32	16	8	4	2	1	255 (25%)

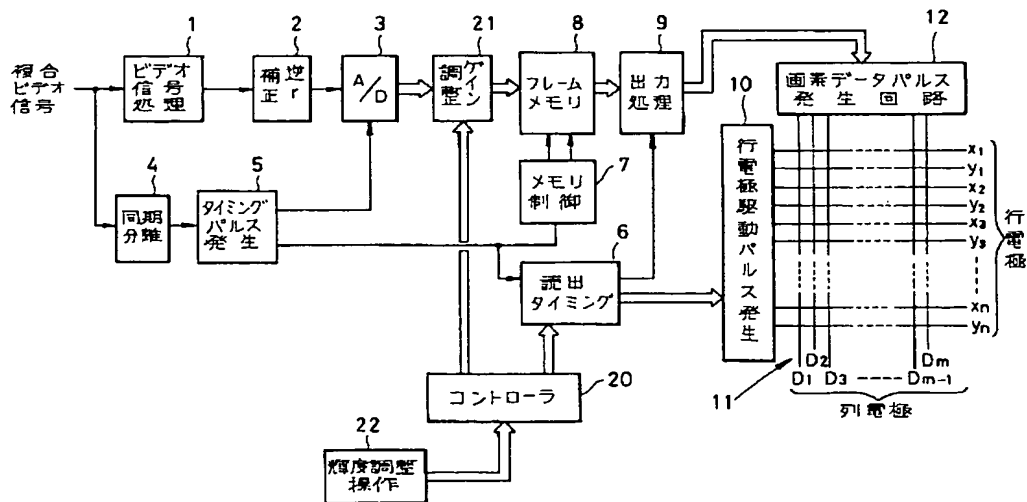
【図5】



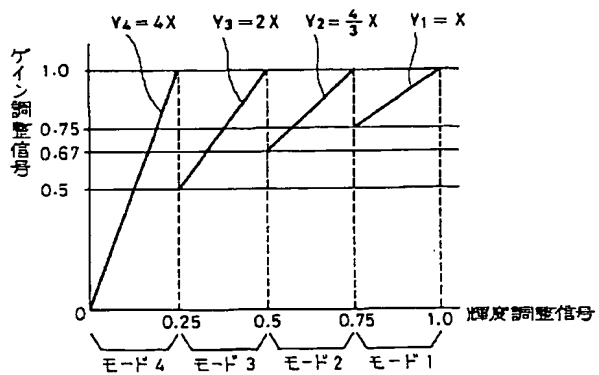
【図 3】



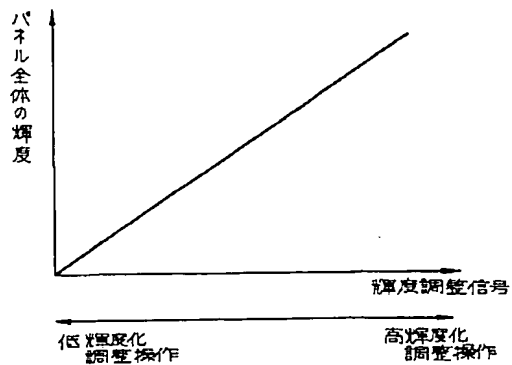
【図 4】



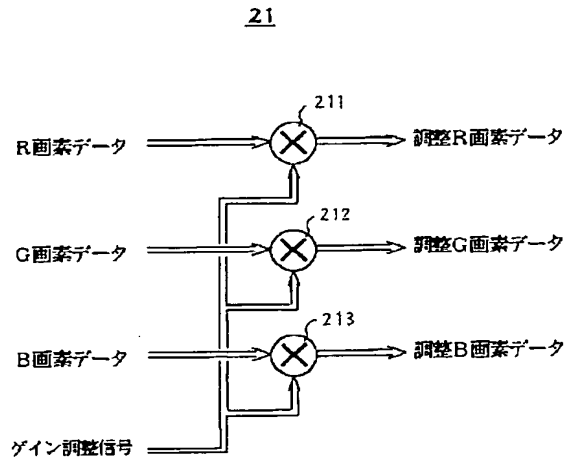
【圖 8】



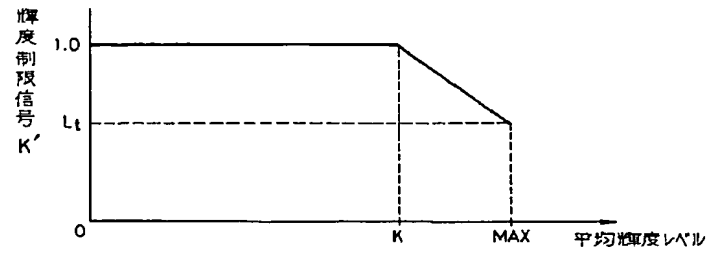
【图 9】



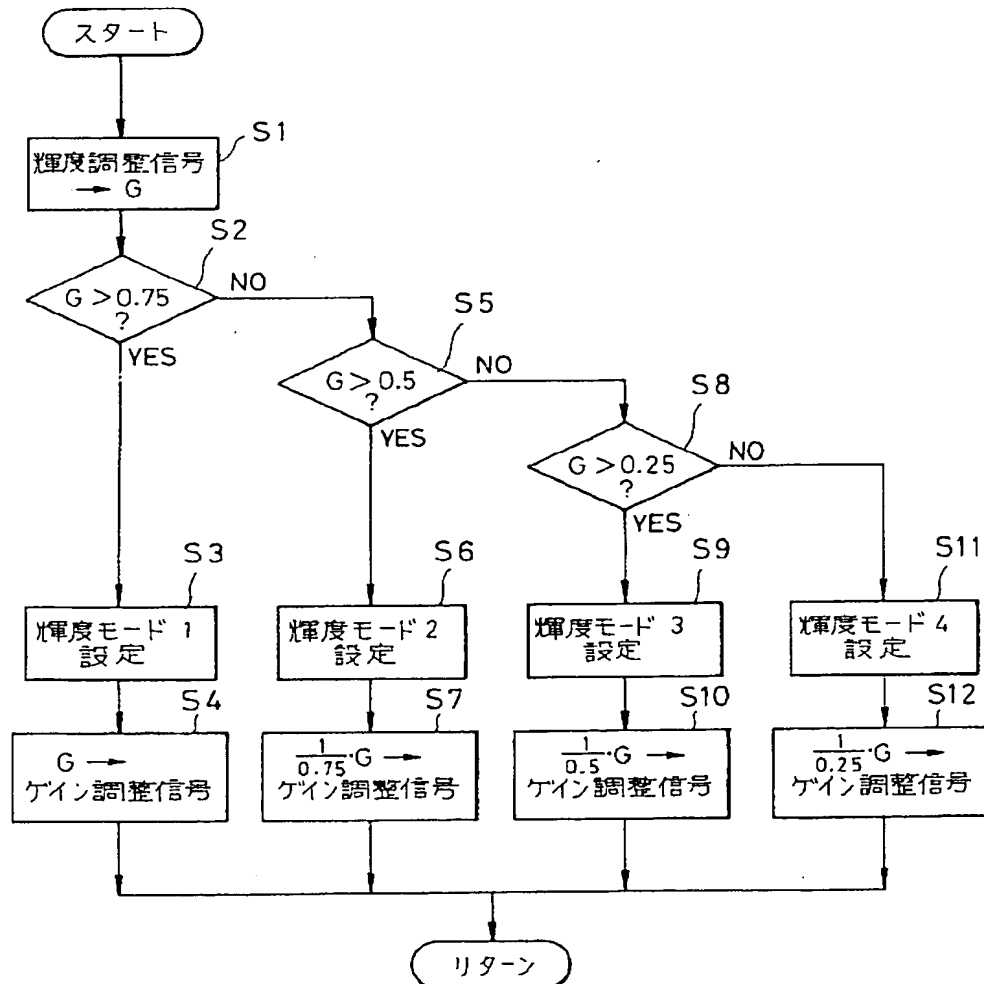
【図 6】



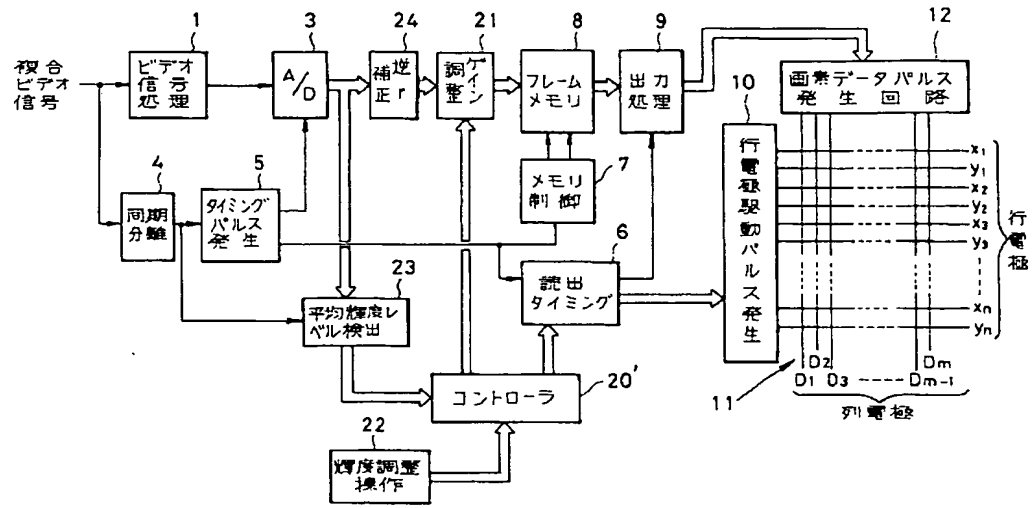
【図 11】



【図 7】



【図 10】



5

11rg、11gb、11br 比較器

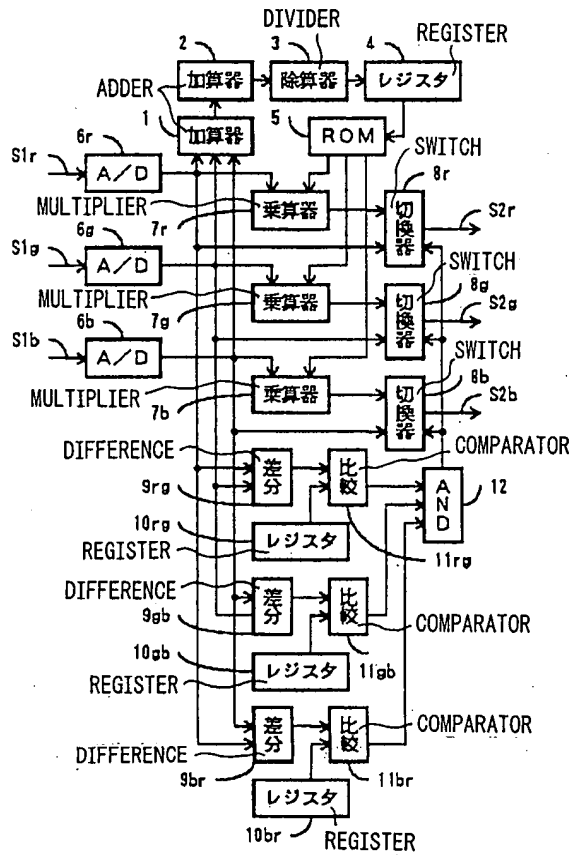
12 論理積回路

S1r、S1g、S1b 入力映像信号

S2r、S2g、S2b 出力映像信号

[FIG. 1]

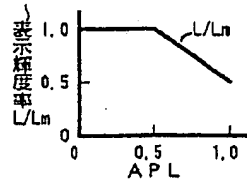
【図1】



[FIG. 4]

【図4】

DISPLAY LUMINANCE RATIO



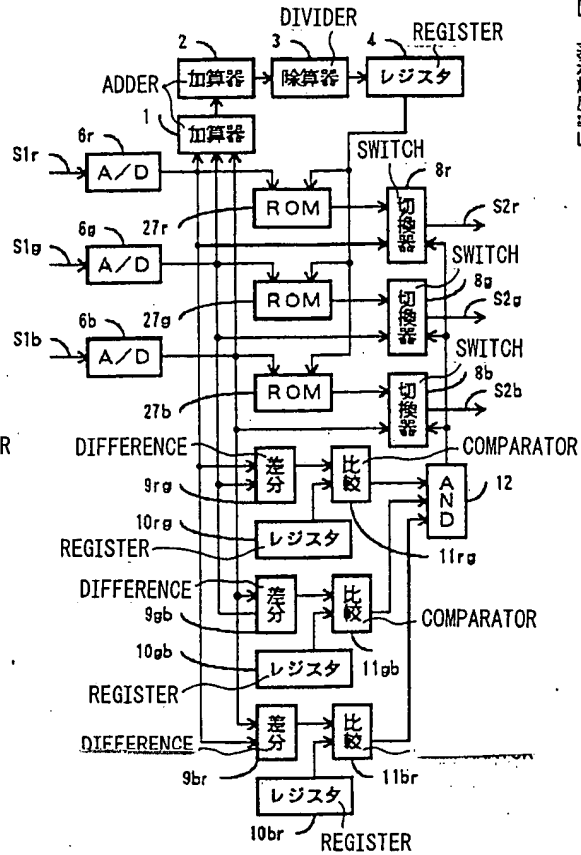
6

27r、27g、27b 入出力変換テーブルROM

 $L/L_m$  表示輝度率 $L_b/L_m$  青表示輝度率 $L_{rg}/L_m$  赤緑表示輝度率

[FIG. 2]

【図2】



[FIG. 3]

【図3】

